

Міністерство освіти і науки України
Криворізький національний університет
Факультет інформаційних технологій
Кафедра комп'ютерних систем та мереж

Методичні вказівки

до виконання курсового проекту з дисципліни
"Технології проектування комп'ютерних систем"

для студентів спеціальності
123 - "Комп'ютерна інженерія"
всіх форм навчання

м. Кривий Ріг
2021 р.

Укладач: Сьомочкина С.В., канд. техн. наук, доцент

Рецензент: Савицький О.І., канд. техн. наук, доцент

Розглянуті питання структури та змісту курсового проекту з дисципліни «Технології проектування комп'ютерних систем» для студентів спеціальності 123 «Комп'ютерна інженерія». Наведені варіанти завдань, рекомендації та пояснення щодо їх виконання. Детальну увагу приділено питанням розробки та моделювання елементів комп'ютерних систем на базі комбінаційних та запам'ятовуючих пристроїв мовою опису апаратури інтегральних схем VHDL. Також розглянуто можливість побудови елементів комп'ютерних систем на базі цифрових автоматів.

Розглянуто
на засіданні кафедри
комп'ютерних систем та мереж

Протокол № 1
від 27.08.2021 р.

Схвалено
на вченій раді факультету
інформаційних технологій

Протокол № 1
від 31.08.2021 р.

Загальні положення

Інформаційні технології є невід'ємною частиною сучасного життя, а комп'ютерні системи – базовий елемент цих технологій. Знання, одержані в курсі «Технології проектування комп'ютерних систем», є необхідними для аналізу, проектування, побудови, оптимізації та впровадження комп'ютерних систем.

Курсовий проект з дисципліни "Технології проектування комп'ютерних систем" виконується у 7-му семестрі і має за мету закріпити знання про системи автоматизованого проектування (САПР) комп'ютерних систем, методи проектування на основі мов опису апаратних засобів, методи моделювання процесів у цифрових системах; та отримати практичні навички їх застосування для розробки елементів комп'ютерних систем.

Тематика курсових проектів стосується загальновідомих систем та цифрових пристроїв. Уточнюючі вхідні дані для проекту обираються студентом самостійно після дослідження предметної галузі. Тема курсового проекту може бути обрана із наведених нижче або може бути запропонована студентом, після чого узгоджується із керівником роботи.

Завданнями та метою курсового проекту є отримання навичок вибору сучасної комп'ютерної елементної бази, аналізу та синтезу апаратури на схемному рівні, як комбінаційних схем, так і послідовних; практичного застосування мови опису апаратури інтегральних схем VHDL; застосування цифрових автоматів при розробці керуючих комп'ютерних систем.

У результаті виконання курсового проекту студент має представити: розроблену модель цифрового пристрою та її програмну реалізацію на мові VHDL; результати тестування працездатності розробки у вигляді часових діаграм; критерії оцінки якості та методи оптимізації проектних рішень.

Пояснювальна записка до курсового проекту повинна містити детальний опис та ілюстрації результатів кожного етапу роботи, розроблені структурно-функціональні схеми та часові діаграми із результатами тестування, обов'язкові вступ, висновки та список використаної літератури.

До пояснювальної записки додається електронна версія курсового проекту – архів результатів моделювання у середовищі VHDL..

Перелік тем для курсового проектування з дисципліни "Технології проектування комп'ютерних систем" наведено у таблиці 1.

Таблиця 1 – Орієнтовний перелік тем курсових проектів

№	Тема
1.	Проектування цифрового автомата (ЦА) для керування праскою
2.	Проектування ЦА для керування кавовим автоматом
3.	Проектування ЦА для керування пральною машиною
4.	Проектування ЦА для керування мікрохвильовою піччю
5.	Проектування ЦА для керування мультиваркою
6.	Проектування ЦА для керування бойлером
7.	Проектування ЦА для керування системою світлофорів
8.	Проектування ЦА для керування системою клімат-контролю
9.	Проектування ЦА для керування системою пожежної безпеки
10.	Проектування ЦА для керування системою безпеки доступу
11.	Проектування ЦА для керування розумним будинком (система освітлення)
12.	Проектування ЦА для керування розумним будинком (система клімат-контролю)
13.	Проектування ЦА для керування розумним будинком (охоронна система)
14.	Проектування ЦА для керування ліфтом
15.	Проектування ЦА для керування складом готової продукції
16.	Проектування арифметико-логічного пристрою для реалізації ділення
17.	Проектування статичного оперативного запам'ятовуючого пристрою
18.	Проектування генератора псевдовипадкових бітових послідовностей
19.	Проектування цифрового годинника із функцією будильника та таймера.
20.	Проектування цифрового кодового замка
21.	Проектування пристрою для завадостійкого кодування (код Хемінга)
22.	Проектування VHDL-моделі схеми реалізації захищеної передачі даних
23.	Проектування дільника частоти
24.	Проектування арифметико-логічного пристрою для реалізації елементарних функцій за допомогою ряду Тейлора
25.	Проектування моделі передачі даних за протоколом RS232
26.	Проектування моделі передачі даних за протоколом SPI (Serial Peripheral Interface)
27.	Проектування моделі передачі даних за протоколом I2C (Inter integrated circuit)
28.	Проектування моделі передачі даних за HDMI інтерфейсом (розробка DDC - display data channel)
29.	Проектування моделі передачі даних за HDMI інтерфейсом (розробка TMDS - transition minimized differential signaling channel)
30.	Проектування моделі передачі даних за HDMI інтерфейсом (розробка CEC - consumer electronics control channel)

Рекомендовану структуру курсового проекту представлено у таблиці 2.

Таблиця 2 – Орієнтовний зміст розділів курсового проекту

№ з/п	Назва підрозділу курсового проекту	Короткий опис задачі проектування
1.	Опис функціонування пристрою та розробка принципової схеми	Зробити короткий огляд сфери застосування та аналогів пристрою, що розробляється (цифрова або комп'ютерна система побутового або промислового призначення), обґрунтувати обрану принципову схему, визначити необхідні методи та засоби проектування.
2.	Розробка елементів у складі схеми	Зробити огляд цифрових інтегральних мікросхем вітчизняного або зарубіжного виробництва за каталогами та довідниками. Вказати технічні характеристики, гранично допустимі режими експлуатації, загальні рекомендації із застосування. Виконати зростаюче проектування обраного пристрою. Створити проект у VHDL. Обрати з бібліотеки стандартні елементи та створити необхідні власні (оригінальні). Серед елементів бажано використовувати як логічні, так і елементи пам'яті та залучати за потребою. Виконати моделювання та перевірити працездатність окремих компонентів системи.
3.	Розробка структурної схеми пристрою у VHDL	Провести структурний синтез обраного пристрою. Застосувати модульний принцип проектування, дотримуючись ієрархічності структури системи. Застосувати оператор генерації при використанні однотипних компонентів. Виконати моделювання функціональної схеми пристрою засобами програми VHDL та перевірити її працездатність.
4.	Тестування схеми шляхом аналізу часових діаграм	Виконати поведінкове моделювання розробленої системи за допомогою часових діаграм. Описати процедуру перевірки працездатності, послідовність подачі вхідних сигналів та послідовність зміни внутрішніх станів. Бажано використовувати вбудовані засоби тестування VHDL. Зробити висновки: дати коротку характеристику основних етапів проектування пристрою із зазначенням отриманих результатів.

Критерії оцінювання курсового проекту

Робота студента оцінюється за шкалою ECTS (100-бальною шкалою). Найбільш вагомим фактором при оцінюванні курсового проекту є самостійність його виконання студентом, здатність пояснити та обґрунтувати обрані рішення. Просте копіювання інформації з інформаційних джерел не допускається. Усі розділи курсового проекту повинні містити судження та умовиводи студента, зроблені ним самостійно. У ході виконання курсового проекту кожні 2 тижні студент звітує викладачу про хід виконання проекту, демонструє виконані пункти розділу згідно з календарним планом. На кожному атестаційному занятті (консультації) видаються рекомендації щодо оформлення та виконання наступних розділів. У разі, якщо студент без поважних причин пропустив звітні заняття (консультації), його робота може бути оцінена не вище 60 балів (оцінка «задовільно») незалежно від обраного рівня складності.

Кожне із завдань курсового проекту оцінюється за такими критеріями:

- 25 балів, якщо студент повністю виконав завдання, дав вичерпну відповідь, самостійно зробив огляд інформації з різних джерел;
- 20 балів, якщо студент повністю виконав завдання, дав вичерпну відповідь, самостійно зробив огляд інформації з різних джерел, але робота виконана невчасно, із затримкою щодо календарного плану;
- 15 балів, якщо задача виконана частково, допущені деякі незначні помилки;
- 10 балів, якщо задача виконана частково, допущені деякі незначні помилки та робота виконана невчасно, із затримкою щодо календарного плану;
- 5 балів, якщо задача виконана лише поверхньо, допущені суттєві помилки;
- 0 балів, якщо задача взагалі не розглядалася в курсовому проекті.

У таблиці 3 подано розподіл балів за відповідні пункти курсового проекту.

Таблиця 3 – розподіл балів за розділи курсового проекту.

№	Частина курсового проекту, що оцінюється	Кількість балів
1.	Опис функціонування пристрою та розробка принципової схеми	25
2.	Розробка елементів у складі схеми	25
3.	Розробка структурної схеми пристрою у VHDL	25
4.	Тестування схеми шляхом аналізу часових діаграм	25
Всього		100

Приклад виконання розділів курсового проекту

Опис функціонування пристрою та розробка принципової схеми

У теорії автоматів, цифровий автомат визначається множиною, яка складається з п'яти елементів:

$$K = \{s, x, y, \delta, \lambda\},$$

де $x = \{x_1, x_2 \dots x_n\}$ – множина вхідних сигналів (вхідний алфавіт);

$y = \{y_1, y_2 \dots y_m\}$ – множина вихідних сигналів (вихідний алфавіт);

$s = \{s_0, s_1, s_2 \dots s_N\}$ – множина станів (алфавіт станів);

δ – функція переходів автомата;

λ – функція виходів автомата.

Таблиця 4 – Таблиця функціонування ЦА

Вхідні сигнали	Стани				
	s1	s2	s3	s4	s5
x1	s1/y3	s1/y2	s1/y2	s1/y2	s1/y2
x2	s2/y1	s2/y3	s2/y2	s2/y2	s2/y2
x3	s3/y1	s3/y1	s3/y3	s3/y2	s3/y2
x4	s4/y1	s4/y1	s4/y1	s4/y3	s4/y2
x5	s5/y1	s5/y1	s5/y1	s5/y1	s5/y3

У загальному випадку схема цифрового автомата може бути представлена у вигляді набору трьох вузлів: комбінаційної схеми формування вихідних сигналів, комбінаційної схеми функцій збудження та пам'яті (рисунок 1).

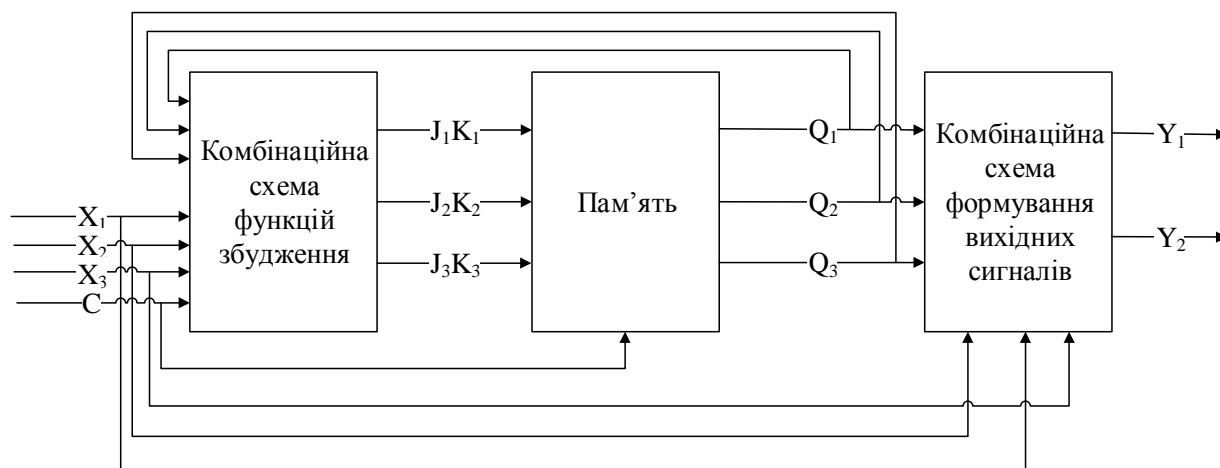


Рисунок 1 – Загальна схема цифрового автомата

З наведеної схеми видно, що на вхід комбінаційної схеми функцій збудження надходять комбінації вхідних сигналів X_1 , X_2 , X_3 , комбінації сигналів, які відображають стан елементів пам'яті Q_1 , Q_2 , Q_3 , а також тактові імпульси C . З урахуванням цих множин комбінаційна схема формує серії сигналів, керуючих станом тригерів. Кодові комбінації стану тригерів утворюють внутрішні стани цифрового автомата.

Блок пам'яті являє собою набір з n тригерів, в яких зберігається поточний стан автомата. Всі тригери підключені до загального джерела тактового сигналу, який дозволяє їм змінювати стан на кожному такті тактового сигналу.

Комбінаційна схема формування вихідних сигналів реалізує функцію виходів автомата і на її виході встановлюються вихідні значення автомата у відповідності з поточним станом автомата і вхідними значеннями.

Процес заміни букв алфавітів S, Y, X цифрового автомата двійковими векторами називається кодуванням. У лівій частині таблиці перераховуються всі букви вхідного алфавіту, а в правій – двійкові вектори, які ставляться у відповідність цим буквам. Процес кодування ґрунтується на таблицях 5 та 6, що є таблицями переходів та виходів відповідно.

Таблиця 5 – Таблиця переходів

Вхідні сигнали	Стани				
	S1	S2	S3	S4	S5
x1	S1	S1	S1	S1	S1
x2	S2	S2	S2	S2	S2
x3	S3	S3	S3	S3	S3
x4	S4	S4	S4	S4	S4
x5	S5	S5	S5	S5	S5

Таблиця 6 – Таблиця виходів

Вхідні сигнали	Стани				
	S1	S2	S3	S4	S5
x1	Y3	Y2	Y2	Y2	Y2
x2	Y1	Y3	Y2	Y2	Y2
x3	Y1	Y1	Y3	Y2	Y2
x4	Y1	Y1	Y1	Y3	Y2
x5	Y1	Y1	Y1	Y1	Y3

При кодуванні станів кожному стану пристрою повинна бути поставлена у відповідність деяка кодова комбінація. Число розрядів коду вибирається з наступних міркувань: якщо число станів дорівнює S , то для забезпечення S кодових комбінацій потрібно k -розрядний код, де k – мінімальне ціле число, при якому виконується нерівність $S \leq 2^k$.

При двійковому кодуванні станів автомата число тригерів в його схемі дорівнює числу розрядів коду і обчислюється за формулою:

$$n = k = \log_2 S,$$

де S – кількість станів автомата.

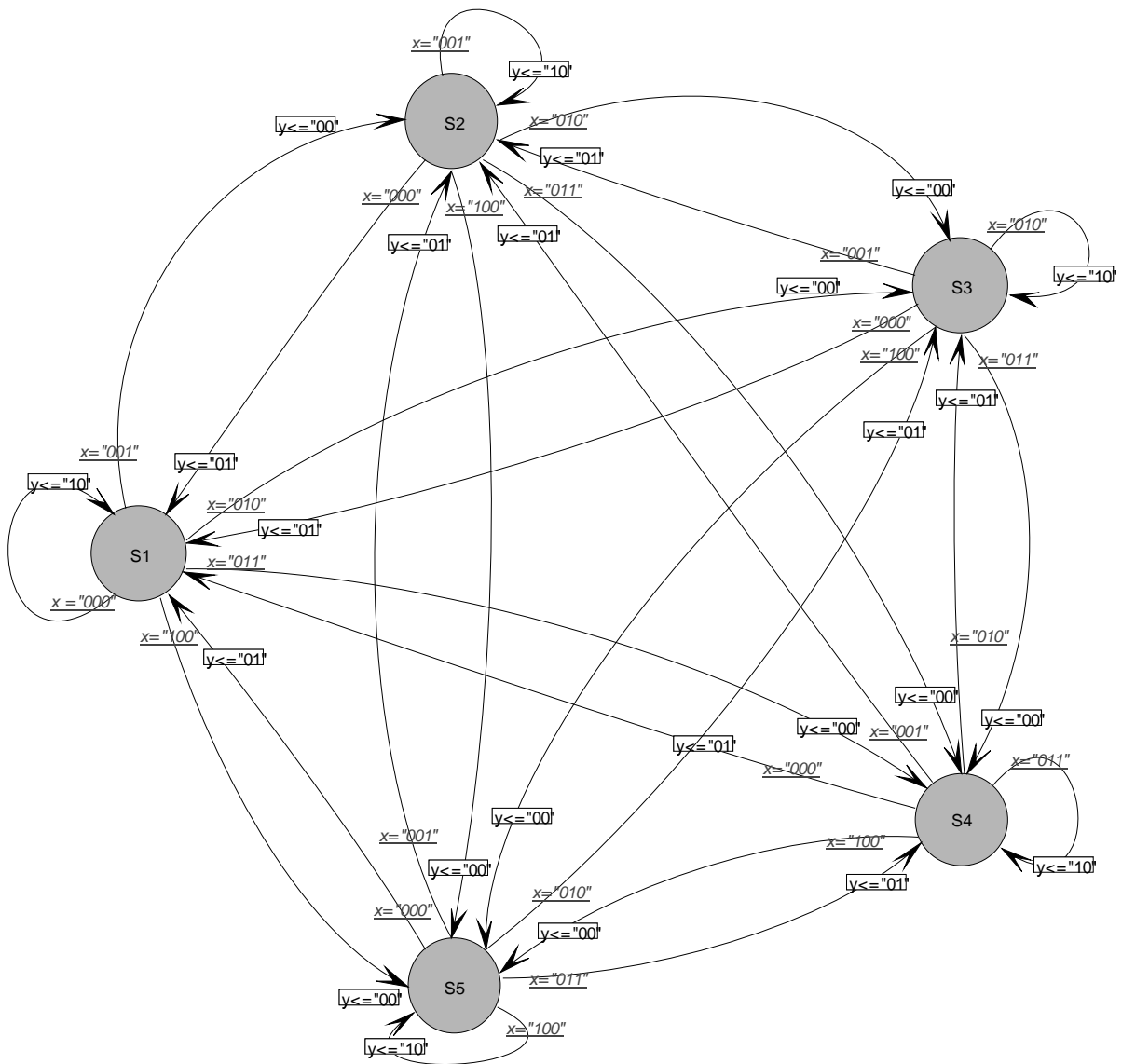


Рисунок 2 – Граф переходів цифрового автомата

Граф, що складається з вузлів (вершин) і гілок (ребер) є більш наочною формою подання цифрового автомата. Кожен вузол графа ототожнюється з певними станами автомата, зазначеними на схемі у вигляді кіл, в яких і записуються назви станів. Гілки визначають напрямки переходу автомата з одного стану в інший, на них відображається вхідний і вихідний сигнали. Для побудови графа використовуються таблиця станів (переходів) і таблиця виходів автомата.

Розробка елементів у складі схеми

Після етапу кодування та синтезу функцій виходу та функцій збудження слідує етап розробки та побудови схеми. На основі аналітичних функцій збудження та функцій виходу можна скласти таблицю елементів з яких складається автомат Мілі.

Таблиця 7 – Необхідні логічні елементи функціональної схеми

Назва логічного елементу	Функція	Кількість елементів
2-х входовий І (AND2)	2-INPUT AND	2
3-х входовий І (AND3)	3-INPUT AND	1
4-х входовий І (AND4)	4-INPUT AND	5
6-ти входовий І (AND6)	6-INPUT AND	1
4-х входовий АБО (OR4)	4-INPUT OR	1
5-ти входовий АБО (OR5)	5-INPUT OR	1
НІ (INV)	NOT	13
Буфер (BUF)	BUFFER	3
JK – тригер(JK_FF)	JK FLIP FLOP	3
D - тригер(D_FF)	D FLIP FLOP	3
Загальна кількість елементів		37

Частина необхідних елементів для розробки схеми взято з стандартної бібліотеки логічних елементів Active-HDL. Це насамперед такі елементи як: 2-х входовий І (AND2), 3-х входовий І (AND3), 4-х входовий І (AND4), 4-х входовий АБО (OR4), НІ (INV), Буфер (BUF). Всі інші елементи розроблено власноруч. Таким чином, було розроблено VHDL-моделі елементів 6-ти входового І (AND6), 5-ти входового АБО (OR5), а також JK-тригер (JK_FF) та D-тригер (D_FF).

VHDL-модель 6-ти входового І (AND6) має наступний код:

```
library IEEE;
use IEEE.STD_LOGIC_1164.all;
entity AND6 is
    port(
        x1, x2, x3, x4, x5, x6 : in STD_LOGIC;
        y : out STD_LOGIC
    );
end AND6;
architecture AND6 of AND6 is
begin
    y <= x1 and x2 and x3 and x4 and x5 and x6;
end AND6;
```

Після компіляції коду отримано символ 6-ти входового І (AND6) для подальшого його використання при побудові схеми (рисунок 3).

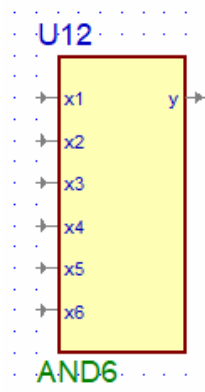


Рисунок 3 – Символ елемента 6-ти входового І (AND6)

Розробка структурної схеми пристрою у VHDL

У ході структурного синтезу було розроблено окремі компоненти, що входять до складу схеми.

У даному розділі, використовуючи розроблені раніше елементи, будується загальна схема цифрового автомата (рисунок 4).

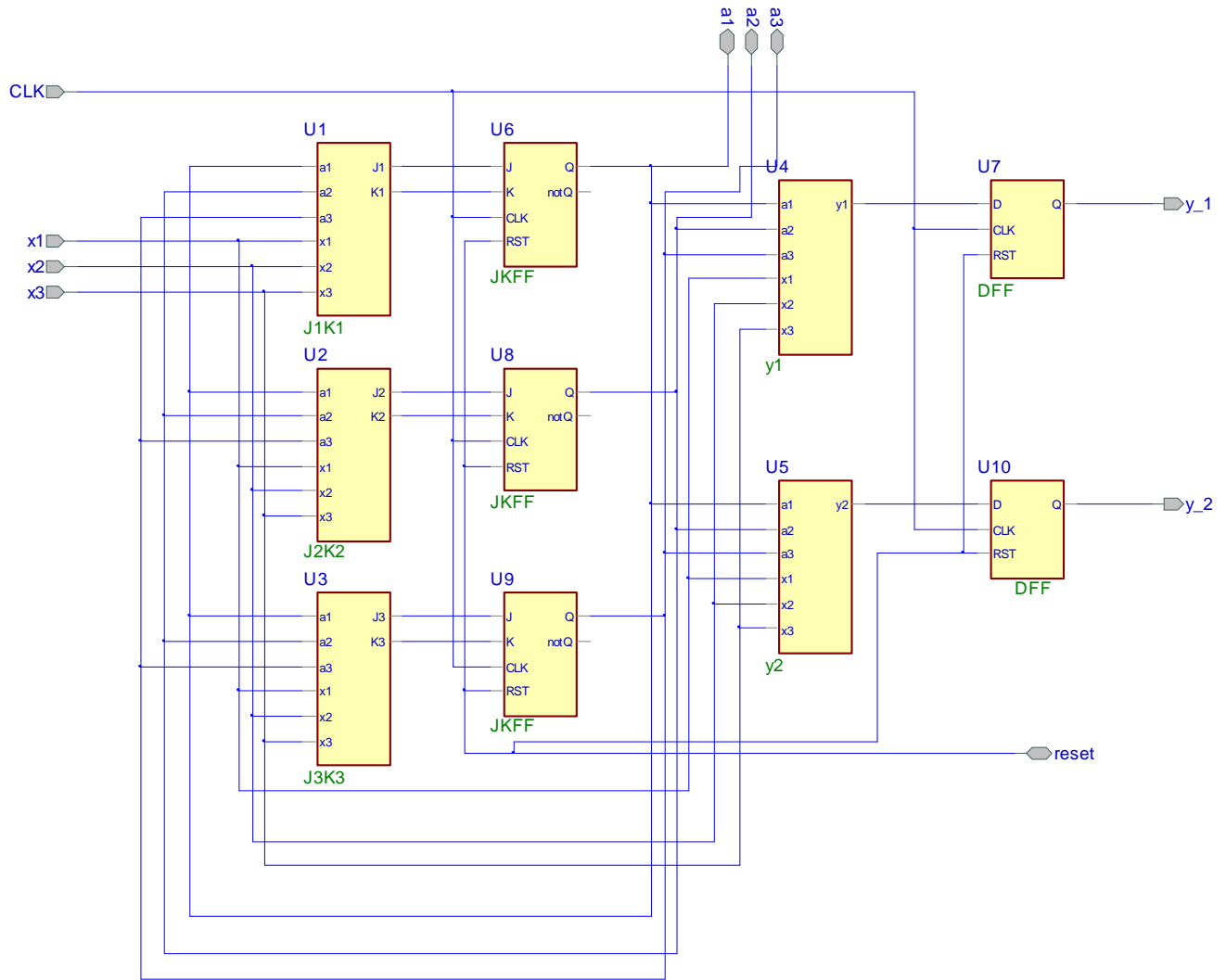


Рисунок 4 – Структурна схема цифрового автомата

Після побудови структурної схеми отримано VHDL-код, що описує роботу даної схеми. Даний VHDL-код наведено у додатку.

Тестування схеми шляхом аналізу часових діаграм

Перед початком тестування загальної схеми проведено тестування окремих її компонентів, що розроблялися власноруч. Тестування проводиться шляхом аналізу відповідності часових діаграм таблицям функціонування.

Перша схема, що тестується – це 6-ти входовий І (AND6). Таблиця станів просто елемента І (AND2) наведено в таблиці 8. Згідно таблиці істинності можна зробити висновок, що логічна одиниця на виході існує лише за умови подання логічної одиниці на всі входи. На рисунку 5 наведено часову діаграму побудованого 6-ти входового І (AND6).

Таблиця 8 – Таблиця станів логічного елемента І (AND2)

X1	X2	Y
0	0	0
0	1	0
1	0	0
1	1	1

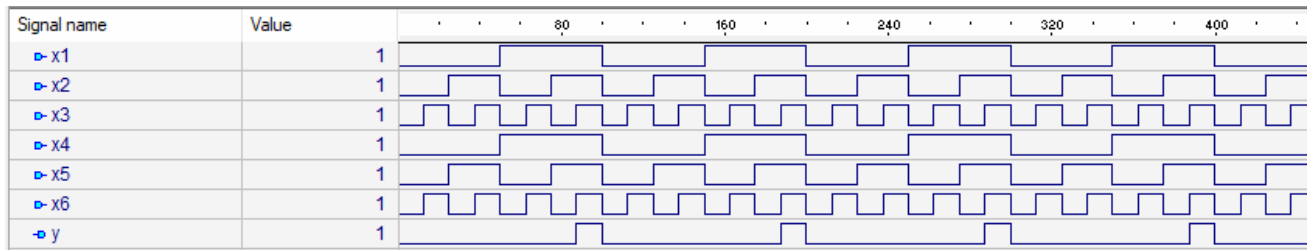


Рисунок 5 – Часова діаграма 6-ти входового І (AND6).

Переконавшись в правильності функціонування окремих компонентів схеми, проводиться тестування схеми цілком. Для тестування цифрового автомата обрано наступний тестовий маршрут графа: $S1 \rightarrow S3 \rightarrow S2 \rightarrow S4 \rightarrow S1 \rightarrow S5 \rightarrow S3 \rightarrow S1 \rightarrow S4 \rightarrow S1 \rightarrow S2 \rightarrow S5 \rightarrow S5 \rightarrow S1 \rightarrow S2 \rightarrow S3 \rightarrow S3 \rightarrow S1$. Діаграма функціонування схеми цифрового автомата наведена на рисунку 6. З діаграми видно, що при запуску стан автомата невизначений, про що свідчить пунктирна лінія. При подачі на вхід сигналу $x = 000$ та синхросигналу $C=1$, автомат переходить в стан $S1$, вихідний сигнал як і раніше залишається невизначеним через D-тригер, який викликає затримку сигналу. Далі, подається вхідний сигнал $x = 010$. Автомат переходить в стан $S3$, вихідний стан $y = 00$, що відповідає руху вгору. При подачі наступного сигналу $x = 001$, автомат переходить в стан $S2$ з вихідним сигналом $y = 01$ – рух вниз. Таким чином, часова діаграма відповідає графу функціонування та таблицям переходів. Отже, можна зробити висновок, що побудована схема функціонує правильно.

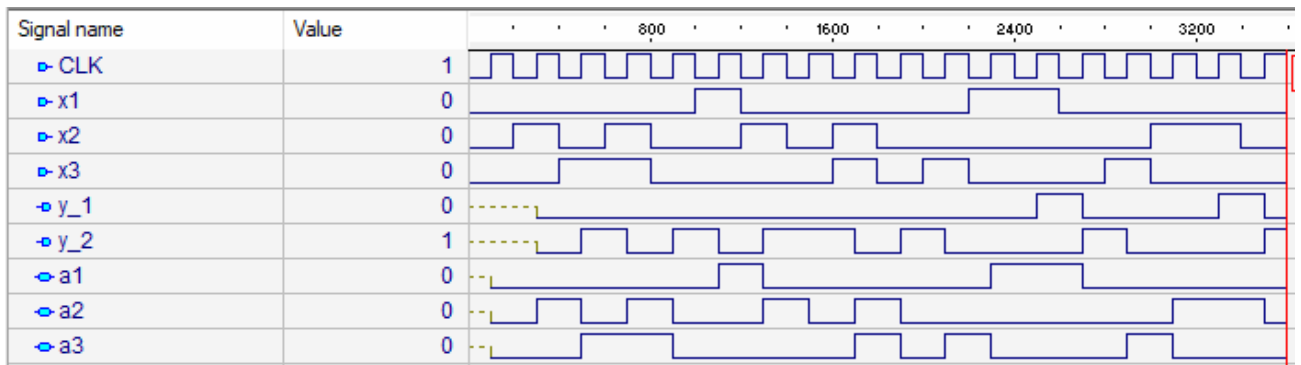


Рисунок 6 – Діаграма функціонування схеми цифрового автомата

Рекомендована література

1. Максфилд К. Проектирование на ПЛИС. Курс молодого бойца. – М.: Издательский дом «Додэка-XXI», 2007. — 408 с.: ил. (Серия «Программируемые системы»).
2. Муромцев, Д.Ю. Основы проектирования электронных средств [Электронный ресурс]: учебное пособие / Д.Ю. Муромцев, И.В. Тюрин. – Тамбов: Изд-во ФГБОУ ВПО «ТГТУ», 2012. – Ч. 1. – 80 с.
3. Гриднев В. Н. Проектирование коммутационных структур электронных средств: учеб. пособие / В.Н. Гриднев, Г.Н. Гриднева. – М.: Изд-во МГТУ им. Н.Э. Баумана, 2014. – 344 с.
4. Амосов В.В. Схемотехника и средства проектирования цифровых устройств: Учебное пособие. – СПб.: БХВ-Петербург, 2007. – 560 с.
5. Бибило Петр Николаевич Основы языка VHDL. Изд. 3-е, доп. — М. Издательство ЛКИ. 2007. — 328 с.
6. Мельник А.О. Архітектура комп'ютера. Наукове видання. – Луцьк: Волинська обласна друкарня, 2008. – 470 с.
7. Трухин, М. П. Основы компьютерного проектирования и моделирования радиоэлектронных средств: практикум / М. П. Трухин. — Екатеринбург: Изд-во Урал. ун-та, 2018. — 176 с.
8. Пухальский Г. И., Новосельцева Т. Я. Проектирование цифровых устройств: Учебное пособие. — СПб.: Издательство «Лань», 2012. — 896 с.
9. Ерошенко С.А., Егоров А.О. и др. Проектирование оборудования и объектов электроэнергетических систем в САД-средах. В 2 ч. – Екатеринбург: Изд-во Урал. ун-та, 2015. – 176 с.
10. Шульгин В.А. Проектирование импульсных и цифровых устройств на интегральных логических схемах. – Архангельск: САФУ им. М.В. Ломоносова, 2015. – 95 с.
11. Стешенко В.Б. ПЛИС фирмы Altera: элементная база, системы проектирования и языки описания аппаратуры. – М.: Издательский дом «Додэка XXI», 2007. – 576 с.
12. Кондратенко Ю.П., Сидоренко С. А., Підпригора Д.М. Поведінковий синтез цифрових пристроїв в середовищі ACTIVE-HDL. Навчальний посібник. Під ред. Ю.П. Кондратенка. - Миколаїв, МФ НаУКМА, 2001. – с.136
13. Томашевський В. М. Моделювання систем, — К.: Видавнича група ВНУ, 2005. – 352 с.: іл.
14. Рябенкий В. М., Жуйков В. Я., Гулий В. Д. Цифрова схемотехніка: Навч. посібник. – Львів: “Новий Світ-2000”, 2009. – 736 с.
15. O. Gazi, A. Ç. Arlı, State Machines using VHDL. FPGA Implementation of Serial Communication and Display Protocols. - Springer Nature Switzerland AG 2021. – 313 p.

Зміст

Загальні положення	3
Критерії оцінювання курсового проекту	6
Приклад виконання розділів курсового проекту	7
Опис функціонування пристрою та розробка принципової схеми	7
Розробка елементів у складі схеми	9
Розробка структурної схеми пристрою у VHDL	11
Тестування схеми шляхом аналізу часових діаграм	11
Рекомендована література	13

ДОДАТОК А

Приклад заповнення титульного аркуша

Міністерство освіти і науки України
Криворізький національний університет
Факультет інформаційних технологій
Кафедра комп'ютерних систем та мереж

КУРСОВИЙ ПРОЕКТ

з дисципліни «Технології проектування комп'ютерних систем»
на тему: **НАЗВА ТЕМИ ЗГІДНО ІЗ ЗАВДАННЯМ**

Студента 4-го курсу групи **КІ-18**
напряму підготовки
123 «Комп'ютерна інженерія»
Іванова І. І.
Керівник
доц. каф. КСМ, канд. техн. наук
Сьомочкина С.В.

Національна шкала: _____

Кількість балів: _____

Оцінка ECTS: _____

Члени комісії:

_____ **С.В.Сьомочкина**
(підпис) (прізвище та ініціали)

_____ (підпис) (прізвище та ініціали)

_____ (підпис) (прізвище та ініціали)

м. Кривий Ріг – 2021 рік

НАВЧАЛЬНЕ ВИДАННЯ

Методичні вказівки
до виконання курсового проекту з дисципліни
"Технології проектування комп'ютерних систем"

для студентів спеціальності
123 - "Комп'ютерна інженерія"
(всіх форм навчання)

УКЛАДАЧ: Сьомочкіна Світлана Володимирівна

Реєстраційний №

Підписано до друку _____30.08.____ 2021 р.

Формат _____А5_____

Обсяг _____16 др. стор.

Тираж _____50_____ прим.

м. Кривий Ріг,

вул. Віталія Матусевича, 11